

Série 7: Solutions

1 Que fait ce circuit?

L'expression logique pour la sortie de ce circuit est:

$$s = (x_1 \text{ OU } x_2) \text{ OU } (\text{NON } x_1 \text{ ET } \text{NON } x_2) = (x_1 \text{ OU } x_2) \text{ OU } (\text{NON } (x_1 \text{ OU } x_2))$$

qui vaut 1 pour toutes les valeurs d'entrée x_1 et x_2 !

2 Additionneur avec retenue en entrée

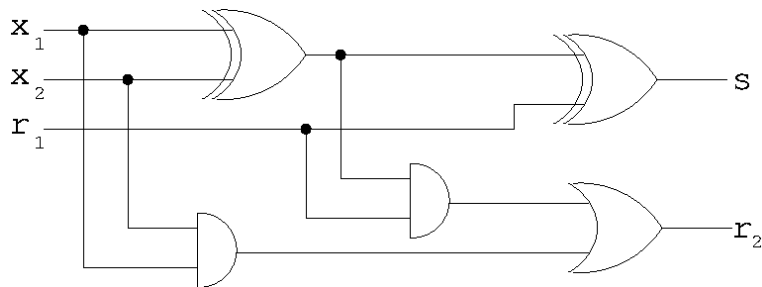
Remarquer tout d'abord que

$$s = x_1 \oplus x_2 \oplus r_1 = (x_1 \oplus x_2) \oplus r_1$$

et que

$$r_2 = (x_1 \text{ ET } x_2) \text{ OU } ((x_1 \oplus x_2) \text{ ET } r_1)$$

De là, on déduit le circuit:



3 Comparateur

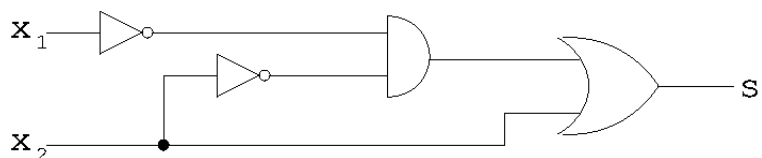
Observer tout d'abord que $x_1 \leq x_2$ si et seulement si

$$(x_2 = 1) \text{ OU } (x_1 = 0 \text{ ET } x_2 = 0)$$

On veut donc que la sortie du circuit soit donnée par

$$s = x_2 \text{ OU } (\text{NON } x_1 \text{ ET } \text{NON } x_2)$$

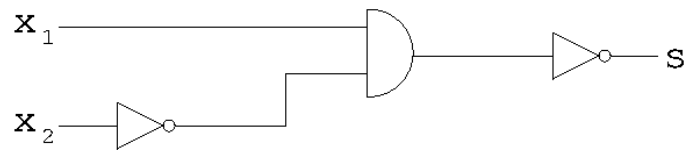
ce qui se traduit ainsi graphiquement:



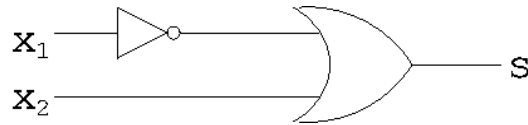
Une autre possibilité qui utilise une porte logique de moins est de remarquer que $x_1 \leq x_2$ si et seulement s'il n'est PAS vrai que $x_1 > x_2$, et donc qu'on cherche un circuit dont la sortie soit donnée par

$$s = \text{NON } (x_1 \text{ ET } \text{NON } x_2)$$

ce qui se traduit ainsi graphiquement:



Et une troisième possibilité, encore meilleure, est la suivante: $s = x_2$ OU (NON x_1), ce qui se traduit graphiquement par:



4 Une porte logique construite avec des transistors

a) En analysant le circuit, on voit que:

- si A et B valent 0 (i.e., qu'une tension basse est appliquée à la base de tous les transistors), alors le courant passe seulement dans les transistors du haut de la figure, et donc la tension à la sortie vaut Vdd, c'est-à-dire 1.
- si A vaut 0 et B vaut 1 (ou le contraire), alors le courant passe dans un des transistors du haut de la figure (et aussi dans un de ceux du bas, mais pas dans les deux), et donc la tension à la sortie vaut à nouveau 1.
- si A et B valent 1, alors le courant passe seulement dans les deux transistors du bas de la figure, et donc la tension à la sortie vaut Vss, c'est-à-dire 0.

La table de vérité de ce circuit est donc:

A	B	Out
0	0	1
0	1	1
1	0	1
1	1	0

ce qui correspond à une porte "NON ET" (i.e., la négation de la porte ET).

b) Voici comment faire:

$$\text{NON } x = \text{NON ET}(x,x)$$

$$x_1 \text{ ET } x_2 = \text{NON}(\text{NON ET}(x_1,x_2))$$

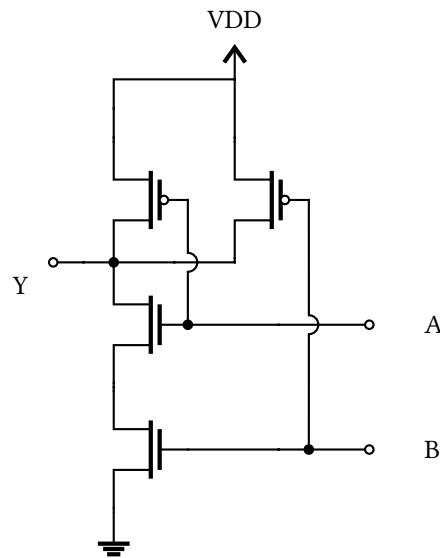
Note: La porte NON est celle construite à la ligne précédente !

$$x_1 \text{ OU } x_2 = \text{NON ET}(\text{NON } x_1, \text{NON } x_2)$$

Note: A nouveau, la porte NON est celle construite à la première ligne.

5 Questions d'examens passés

On considère le circuit CMOS suivant, utilisant deux paires de transistors MOS complémentaires.



Quelle est la fonction logique réalisée par ce circuit ?

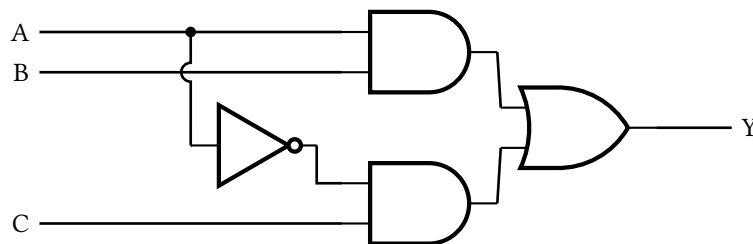
- $Y = \overline{A \cdot B}$
- $Y = \overline{A + B}$
- $Y = A \cdot B$
- $Y = A + B$

Explication: Le circuit est une porte CMOS complémentaire avec deux PMOS en parallèle (réseau pull-up) et deux NMOS en série (réseau pull-down).

- Si $A = 0$ ou $B = 0$: au moins un transistor PMOS conduit, reliant la sortie à V_{DD} ; les deux NMOS en série ne conduisent pas simultanément ; donc $Y = 1$.
- Si $A = 1$ et $B = 1$: les deux NMOS en série conduisent tous les deux, reliant la sortie à V_{SS} ; aucun PMOS ne conduit ; donc $Y = 0$.

On reconnaît la table de vérité de la porte NON-ET : $Y = \overline{A \cdot B}$.

Considérez le circuit ci-dessous et choisissez toutes les réponses vraies.



- Lorsque $A = 1$, la sortie Y du circuit est égale à B .
- Lorsque $A = 0$, la sortie Y du circuit est égale à C .
- Lorsque $A = 1$, la sortie Y du circuit est toujours 1.

□ Lorsque $A = 0$, la sortie Y du circuit est toujours 0.

Explication: La sortie du circuit vaut

$$Y = (A \cdot B) + (\bar{A} \cdot C)$$

En effet, la porte ET du haut calcule $A \cdot B$, la porte NON suivie de la porte ET du bas calcule $\bar{A} \cdot C$, et la porte OU combine les deux.

- Si $A = 1$: $Y = (1 \cdot B) + (0 \cdot C) = B$. Donc $Y = B$, et non pas toujours 1.
- Si $A = 0$: $Y = (0 \cdot B) + (1 \cdot C) = C$. Donc $Y = C$, et non pas toujours 0.

Ce circuit réalise un multiplexeur 2-vers-1 : A sélectionne entre les entrées B (si $A = 1$) et C (si $A = 0$).